

CATS 社製品の展開 ～ ZIPC ファミリラインナップ ～

キャッツ株式会社
取締役副社長

渡辺 政彦

1. はじめに

1990年にZIPC Ver.1.0を世の中に出してから12年もの歳月が流れました。たくさんのユーザ様の叱咤、激励に励まされて、おかげさまで4年連続国内No1(上流CASEツールとなりました。本稿ではCATS社が今までどんなことを実行し、これからどこに行こうとしているのかをご紹介します。

2. 組込みシステム開発の流れ

組込みシステム開発の上流工程を示したものが図1です。

ユーザが実現したいこと(ユーザ要求)をどのように現実のシステムにするか(システム仕様)を分析します。分析では採用する規格やアルゴリズムを決定し、

システム境界を明確にし、機能、性能を洗い出します。

システム境界の外側に「メカ」が存在する場合は、メカ仕様・メカ設計が行われます。音楽再生機器の場合、メディアがテープやCD、MDであればメカが存在します。メモリスティックになるとメカは存在しなくなるでしょう。

「画面」が存在する場合は、画面仕様・画面設計が行われます。携帯電話のソフトウェアは約6割が画面関連のプログラムであるといわれるほど、HMIが大きなウェイトを占めるドメインです。

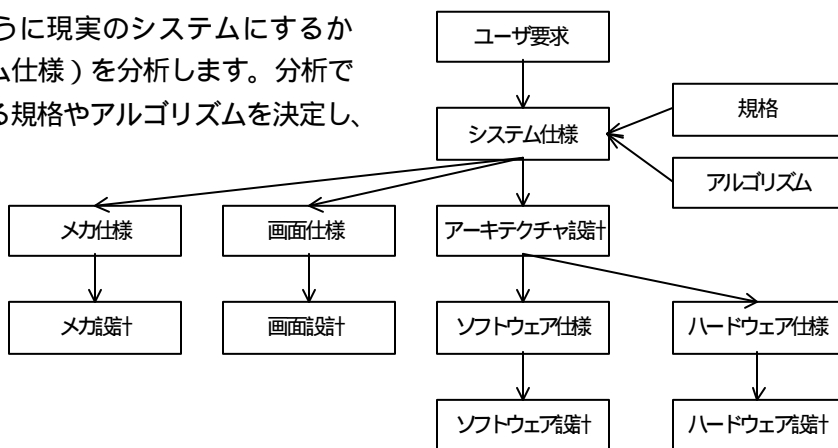


図1 組込みシステム開発の流れ

同じ通信関連でも通常、ルータやモデムには画面はありません。

アーキテクチャ設計はシステム内部の構成を決めます。CPU、DSP、FPGA、ASIC の搭載数、ROM/RAM サイズ、処理性能と消費電力、コスト、実装面積のトレードオフをしながら最適なアーキテクチャを目指します。ゲーム機は、アーキテクチャ設計の優劣が「絵がきれい」、「操作反応が良い」という最終的なゲームを楽しむ性能の優劣につながるものと言えます。アーキテクチャ設計でソフトウェア・ハードウェアが分割され、それぞれの仕様が決められます。

ソフトウェア仕様・設計において、「連続系・離散系」、「データ中心・コントロール中心」、「RTOS 使用・未使用」、「イベントドリブン・ステートドリブン」で

はそれぞれ分析・設計の視点や手法は異なります。

ハードウェア仕様・設計では IP の選定や、パイプラインなどの並列構造等が検討されます。これとは別に、ハードウェア仕様・設計は従来のボトムアップ開発プロセスからソフトウェア仕様・設計と同様なトップダウン開発プロセスがシステム LSI 時代に求められています。

3. CATS 社製品のこれまで

これまでの CATS 社製品には以下のものがあります。

- ・ ZIPC
- ・ Konesa-RealTime
- ・ ASN.1 Tool

これらの製品が支援する範囲を示したものが図 2 です。

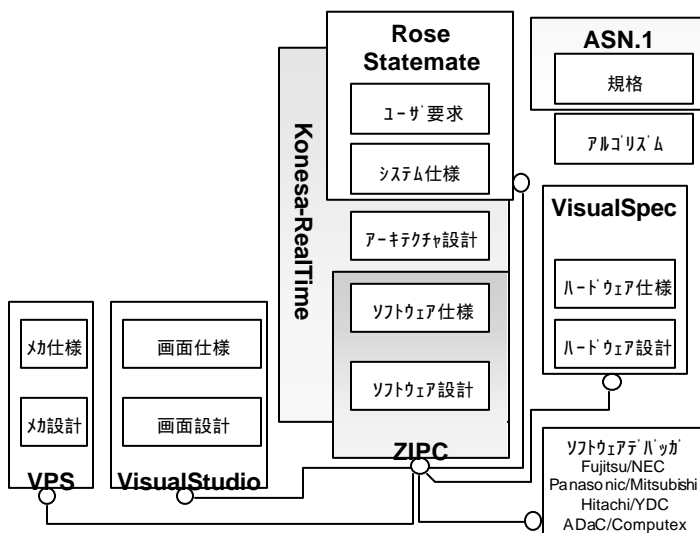


図 2 CATS 社製品構成

ZIPC は早くから HUB 化構想を取り入れたことにより、数多くのツールと連携することができます。システム設計は図 1 に示すように「縦の構造」を進めます。システム検証は図 2 に示すような「横の構造」が重要です。「メカ」「画面」「ソフトウェア」が連携することでシステム検証になるわけです。この「横の構造」は設計プロセスで実現されるのではなく、ツールチェーンによって実現されるものです。「縦の構造」は設計プロセスで実現され、Konesha-RealTime は UML による要求から EHSTM によるソフトウェア

設計まで一貫したプロセスを支援する製品です。ASN.1 は ITU 勧告で規定されたプロトコル構文です。ASN.1 ツールはこのプロトコル構文から C 言語プログラムコードにトランスレートすることで構文から実装までを支援します。

4 .CATS 社新製品ラインナップ

新しくラインナップされる CATS 社製品には以下のものがあります(図 3 参照)。

- Drawrial
- ZIPC for DVC
- ZIPC TAP

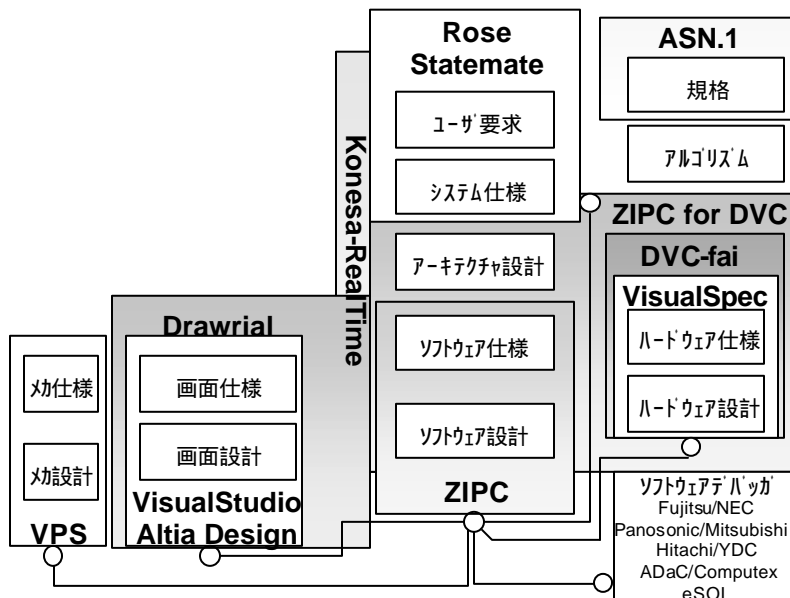


図 3 最新 CATS 社製品構成

Drawrial は携帯端末メーカーの要望から生れた製品で、数千～数万にもおよぶ画面遷移をサクサクと記述し、動作させることでビジュアルプロトタイピングを支援します。画面の仕様は使い勝手が非常に重要なポイントですから、何度も繰り返しを行う開発スタイルになります。

ZIPC for DVCは製品名 DVC-fai というオープンネット・マルチプロトコルユニット向けに専用のオプションを設けた ZIPC です。従来ラダー言語で開発していた FA 関係のエンジニアが状態遷移モデルで開発が進められるようにしています。アーキテクチャは DVC-fai で決められており、各種ミドルウェアが用意されているので FA エンジニアはソフトウェア仕様を「モレ」「ヌケ」を防止できる状態遷

移表で開発するだけです。

ZIPC TAP(Target Analysis Package) は ZIPC を開発したターゲットボードにポーティングするパッケージです。本パッケージをカスタマイズすることにより、あらゆるターゲットボード上で ZIPC を使用したデバッグ環境を提供します。

5 .CATS 社が目指すところ

ユビキタス時代を支える要素技術のうち、次の3要素に注力しつつ究極のプロセス「Z プロセス」を支援していきたいと思っております(図4 参照)

- ・ 通信
- ・ HMI
- ・ システム LSI

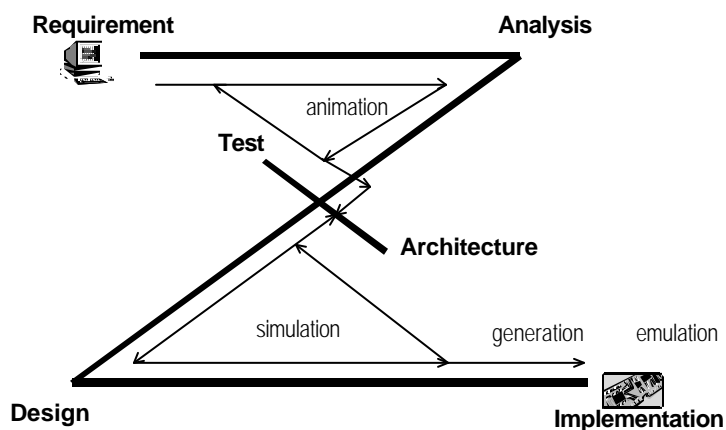


図4 Z プロセス

5.1 Z プロセス

Z プロセスは要求仕様を分析した結果である分析モデルを状態遷移表により「モレ」「ヌケ」を防止し、アニメーションで分析モデルを実行します。ツール支援により「見える・動く仕様書」でプロトタイピングを行い仕様の早期決定、仕様上の不具合を分析局面で発見します。

要求仕様および分析モデルからシステム動作の最終テストを行うためのテスト仕様書を作成します。テスト仕様書のテストスクリプトを自動生成できないものかと研究を続けております。

「見える・動く仕様書」で明確になったユーザ要求をどのようにシステムとして実現するかをアーキテクチャ設計で検討します。ハードウェア・ソフトウェアのトレードオフ設計を行い、その結果であるアーキテクチャモデルをシミュレーションにより高速に実行します。シミュレーションは精度と速度のトレードオフになります。アーキテクチャモデルシミュレーションの現実的な精度としては、設計モデル精度と比較して約7割の精度があれば良いのではないかと考えています。つまり、アーキテクチャモデルで算出された ROM/RAM サイズは設計では3割程度は増減するかもしれません。しかし、アーキテクチャモデルで算出された ROM/RAM サイズの2倍を必要とすることが設計モデルで発見されることを防止します。設計モデルから実装は、一部の機能を除いてほとんどがツールによ

る自動生成になります。実装と直結した設計モデルになることで IP やミドルウェアの配布は RTL やプログラム言語レベルではなく、抽象度の高いモデルで配布され、今までよりも再利用率が向上するでしょう。

設計では実装を意識したレベルのモデル化が行われ、状態遷移モデルは全ての正常ケース、異常ケースを含む完全な動作仕様を記述します。設計モデルのシミュレーションは分析モデルよりも精度が高く、性能、リソース等がアーキテクチャ設計の制約内にあるかを検証します。検証の際には、要求仕様レベルのテスト仕様書によるテストが行われ、分析から設計への詳細化工程で要求仕様が満たされているかをテストします。

アセンブラからコンパイラに進化したようにモデルコンパイラによってプログラミング言語は隠蔽される方向にあります。

プログラミング言語がモデルコンパイラによって隠蔽されると、ターゲットデバッグもモデルベースデバッグが必要になるでしょう。

5.2 通信

ユビキタス時代になるとあらゆる組込み機器がネットワークに参加します。これは組込み機器が自分だけのクローズした環境を制御していた、つまりポーリング型制御していればよかったものから、いつ何時、メッセージが飛んできて、そ

れに対応しなければならないメッセージ駆動型、イベントドリブン型の制御に移行していくこととなります。イベントドリブン型になると自分が制御している機器の状態と入力される事象を「モレ」「ヌケ」なく開発することが必須となり、このためにEHSTM(拡張階層化状態遷移表)がさらに脚光を浴びることになると思います。

5.3 HMI

ユビキタス時代、どこでもコンピュータはパソコンのように使い勝手が悪ければ売れません。消費者は家電製品レベルの操作感を求めるでしょう。このため、中国なら中国のユーザインタフェース、ロシアならロシアのユーザインタフェース、イタリアならイタリアのユーザインタフェースといった各国の文化を取り入れたユーザインタフェースの開発が必要になることでしょう。現在でも巨大で複雑なHMIはさらに膨れ上がります。画面仕様をサクサク設計、検証できるツールが各国のHMIエンジニアによって使用されると予測しています。それがDrawrialであることを信じて。

5.4 システムLSI

分析モデルはeUML、設計モデルはSystemCやC言語で記述することで、ソフトウェア設計モデルとハードウェア設計モデルを比較的簡単に入れ替えでき

るようになります。ハードウェアとソフトウェアを抽象度の高いモデルコンポーネントとして簡単に入れかえられることは、最初は全てをソフトウェアで実現し、性能面で間に合わない部分をハードウェアで実現するスタイルが開発、製造コストを削減するためのブレイクスルー技術の1つでしょう。

6.CATS社のオープン活動

UMLを組込みで使えるようにするためのガイドライン、ベストプラクティスとして4人の日本人エンジニア^[2]がeUMLを生み出しました。今後はこの魂を受け継ぎ、オープン活動の一環として、eUMLをベースにドメインごとにWGを発足する予定です。WGではシステムLSI、FA、自動車、通信分野といったドメインごとにeUMLを使えるようにするためのガイドライン、ベストプラクティスを目指したいと考えております(図5参照)。オブジェクト指向分析・設計をするためにUMLを使うのではなく、システムモデリングするためにUMLが使えるようにしたいのです。WGは上記のものに限定する理由はなく、医療機器やOA、防衛・宇宙などもあるでしょう。是非、皆さんも一緒に活動しませんか^[3]。

7 .CATS 社のミッション

CATS 社のミッションは最先端工学を「ツール&ソリューション」により、現場で使えて生産性・品質向上に結びつけることです（図6参照）。常に使える道具と便利なサービスを顧客の皆様にご提供できるように努力してまいりますので、これからも皆様の温かいご支援をお願いし

ます。

- [1] 1998年～2001年 社団法人 電子情報技術産業協会調べ
- [2] 渡辺博之、堀松和人、渡守武和記、渡辺政彦
- [3] <http://www.egroups.co.jp/group/eUML-ML>

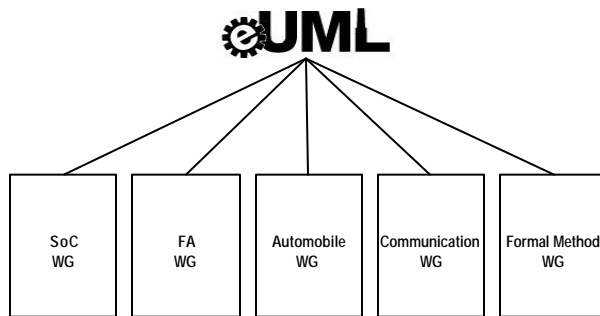


図5 eUML WG

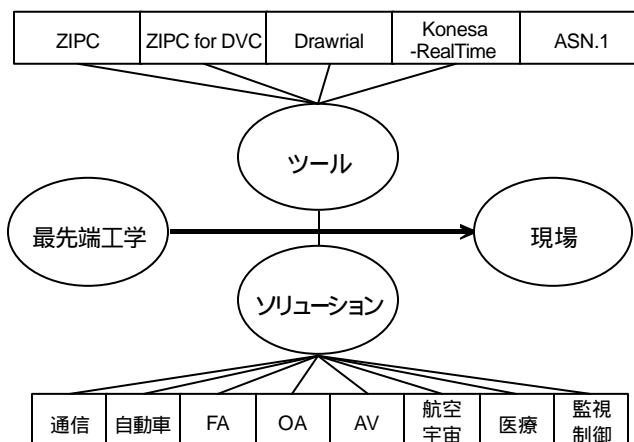


図6 CATS社が提供するツール&サービス